CENTRO DE ENSEÑANZA TÉCNICA Y SUPERIOR



Colegio de Ingeniería

Dirección de Posgrado

Campus Mexicali

Proyecto de Ingeniería e Innovación

Propuesta de un diseño en probadora para minimizar las fallas provocadas por las mediciones EVM en la prueba de semiconductores de la familia 857XX

Para obtener el grado de

Maestro en Ingeniería e Innovación

Presenta

Eric Ramsés Flores González

Director de proyecto: Dra. Dania Licea Verduzco

Co-director de proyecto: MC. Cristóbal Capiz Gómez

Asesor Industria: Mtro. Zelman Hernández Castro

Mexicali, Baja California. Diciembre de 2018

CENTRO DE ENSEÑANZA TÉCNICA Y SUPERIOR



Colegio de Ingeniería Dirección de Posgrado Campus Mexicali

Proyecto de Ingeniería e Innovación

Propuesta de un diseño en probadora para minimizar las fallas provocadas por las mediciones EVM en la prueba de semiconductores de la familia 857XX

Para obtener el grado de

Maestro en Ingeniería e Innovación

Presenta

Eric Ramsés Flores

Director de proyecto: Dra. Dania Licea Verduzco

Co-director de proyecto: MC. Cristóbal Capiz Gómez

Asesor Industria: Mtro. Zelman Hernández Castro

Comité evaluador:

Dra. Karla Garduño P. Dr. Jesús E. Mora R. Dr. Miguel A. Salinas Yáñez

Agradecimiento y dedicatorias

El amor recibido, la dedicación y la paciencia con la que cada día se preocupaban mis padres por mi avance y desarrollo de esta tesis, es simplemente único.

Gracias a mis padres por brindarme su apoyo en cada momento de mi vida, por darme su amor incondicional, por alentarme a ser mejor en cada momento, gracias a mi madre por sus consejos, por ayudarme a que mi rutina del día fuera menos agotadora al llegar a casa, por acompañarme en mis desvelos; gracias a mi padre por ser el mejor ejemplo a seguir, por desear y anhelar lo mejor para mi vida, por alegrarme los días con un buen café, gracias por cada consejo y por cada una de sus palabras que me guiaron durante mi vida.

Gracias a dios por la vida de mis padres, por brindarme la oportunidad de un nuevo día, por darme buena salud, por cuidar de mí en todo momento y por depositar en mi la sagrada fe.

Le doy gracias a la empresa *Skyworks Solutions* y a Conacyt industria por brindarme la oportunidad de becarme y hacer posible realizar mi maestría, gracias al departamento de innovación y desarrollo por el apoyo brindado en el transcurso del posgrado.

Gracias a Zelman Hernández por su apoyo dentro de la empresa y gracias a Dra. Dania Licea por brindar asesoría en la elaboración de esta tesis.

Carta institucional



SKYWORKS SOLUTIONS DE MEXICO S. DE R.L. DE C.V. CALZADA GOMEZ MORIN 1690 COL. RIVERA MEXICALI B.C TEL. (686)564-2100

Mexicali B.C. Diciembre del 2018

Estimados miembros del Colegio de ingeniería, Dirección de Posgrado y Campus Mexicali:

Por medio del presente hago constatar que el proyecto:

"Propuesta de un diseño en probadora para minimizar las fallas provocadas por las mediciones EVM en la prueba de semiconductores de la familia 857XX"

El cual fue desarrollado por el empleado:

Eric Ramsés Flores González

Matrícula: M033026

Que cursa la maestría de **Ingeniería e Innovación**, fue implementado de manera satisfactoria en Skyworks Solutions de México dentro del departamento de pruebas, logrando resultados relevantes para la empresa.

ATENTAMENTE

MBA. Zelman Hernandez Castro

DIRECTOR DE INGENIERIA DE PRUEBAS

ii

Índice

Tabla de Contenido

índice	iii
Listado de figuras	iv
Listado de tablas	ν
Abreviaturas	vi
Resumen	vii
1 Introducción	1
1.1 Antecedentes	8
1.2 Justificación	9
1.3 Descripción del planteamiento del problema	9
1.4 Definición del problema	11
1.5 Preguntas de Investigación	12
1.5.1 Sub Preguntas.	12
1.6 Objetivo General.	13
1.6.1 Objetivos Específicos.	13
1.7 Hipótesis	13
2 Marco Teórico/ Referencial	14
3 Metodología	24
3.1 Entregables	25
3.2 Cronograma	26
3.3 Recursos	26
4 Resultados	27
5 Discusión, conclusiones y recomendaciones	43
Referencias	45

Listado de Figuras

Figura 1. Secuencia de procesos por el que pasa los semiconductores en edificio de ensamble	2
Figura 2. Secuencia de Procesos por el que pasa un dispositivo Semiconductor en el edificio de pruebas	2
Figura 3. Plataformas en edificio de ensamble	3
Figura 4. Probadora	3
Figura 5. tipo de fixture utilizado en el área de pruebas	4
Figura 6. Tipo de Manejadoras utilizadas para el manejo de los dispositivos en el proceso de prueba	4
Figura 7. Flujo de Prueba por el que pasa el dispositivo entre los elementos manejadora, fixture y probadora	5
Figura 8. Charola utilizada para el material que será transportado por manejadoras pick up and place	6
Figura 9. Bulk utilizado para contener material fresco.	6
Figura 10. Familia de productos en Skyworks.	7
Figura 11. Comparativa de los meses de Julio, Agosto y Septiembre de la falla DEVM_17DBM	10
Figura 12. Esquema de modulación cuadratura por desplazamiento de fase (QPSK)	15
Figura 13. La señal QPSK se puede expresar de varias maneras	16
Figura 14. Esquema de modulador a 16QAM	17
Figura 15. El diagrama de la constelación muestra los puntos finales de los fasores invisibles	18
Figura 16. Todos los fasores en una señal 8PSK tienen la misma amplitud definida	18
Figura 17. La diferencia entre las posiciones del fasor ideal o de referencia y el fasor actual	20
Figura 18. Esquema que muestra las fases y las actividades a realizar	25
Figura 19. Configuración actual de las arquitecturas interna y externa	28
Figura 20. Clasificación interna de la arquitectura interna de probadora	29
Figura 21. Interconexión interna entre generadores y tarjetas moduladoras	31
Figura 22. Características actuales de elemento interconector	32
Figura 23. Características de elemento interconector propuesto	34
Figura 24. Retiro de los elementos de interconexión de los generadores de señal	35
Figura 25. Retiro de los elementos de interconexión de tarjetas moduladoras	35
Figura 26. Elementos de interconexión con características propuestas	36
Figura 27. Conexión de elementos de interconexión propuestos en generadores	36
Figura 28. Conexión de los elementos de interconexión propuestos en tarjetas moduladoras	37
Figura 29. Proceso de calibración de las tarietas moduladoras utilizando software de probadora	38

Figura 30. Evidencia de validación aprobatoria de las calibraciones de las tarjetas moduladoras	38
Figura 31. Estimación de porcentaje de fallas relacionadas con EVM, en base a datos arrojados en Tabla 6	40
Figura 32. Estimación de porcentaje de fallas relacionadas con EVM, en base a datos arrojados en Tabla 7	41
Figura 33. Comparación final de estimaciones de porcentaje de fallas relacionadas con EVM	42
Figura 34. Porcentaje de recuperación por muestra.	42
Figura 35. Porcentaje de fallas antes del cambio	43
Figura 36. Porcentaje promedio de recuperación después del cambio.	43
Figura 37. Comparativa de pérdida monetaria de los meses Julio, Agosto y Septiembre de año 2018	46
Figura 38. Estimación monetaria aproximada de inversión para el proyecto propuesto	47

Listado de Tablas

Tabla 1. Resumen de pérdidas por fallas de EVM de los meses Julio, Agosto y Septiembre de 2018	11
Tabla 2. Elementos relevantes en la definición del problema	12
Tabla 3. Actividades con estimaciones de tiempo que serán invertidos para cada fase del proyecto	25
Tabla 4. Cronograma de actividades	26
Tabla 5. Recursos que serán utilizados durante el la realización del proyecto	26
Tabla 6. Resultados obtenidos de mediciones de muestras sin cambios de elementos de interconexión	40
Tabla 7. Posultados obtonidos con los nuovos, alementos de intersenevión instalados	/11

Abreviaturas

Abreviatura	Término
EVM	Error Vector Magnitude
RF	Radio Frecuencia
DEVM	(Dynamic Error Vector Magnitude) vector de error de magnitud dinámico
M-PSK	(Multiple phase – shift keying) modulación por desplazamiento de multifase
QPSK	(Quadrature Phase Shift Keying) modulación por desplazamiento cuadrafásica.
M-QAM	(Multi-level quadrature amplitude modulation) modulación de amplitud en cuadratura multinivel
WLAN	(wireless local area network) red de area local inalambrica
LTE	(Long Term Evolution) evolucion a largo plazo
OFDM	(Orthogonal frequency division multiplexing) multiplexación por división de frecuencias ortogonales
ASK	(Amplitude Shift Keying) modulación por desplazamiento de amplitud
FSK	(Frequency Shift keying): modulación por desplazamiento de frecuencia
PSK	(Phase Shift Keying): modulación por desplazamiento de fase
DAC	(Digital to Analog Conversion) conversión digital-analógica
WI-FI	(Wireless Fidelity) Fidelidad Inalambrica

Resumen

Las compañías de fabricación de semiconductores garantizan la calidad y fiabilidad de los productos que se entregan a los clientes al someter cada Circuito integrado (IC) a una rigurosa metodología de prueba de aplicación.

En la actualidad Skyworks Mexicali presenta mensualmente un 4% de perdidas derivada de fallas en los dispositivos de la familia SKY857XX influenciados por mediciones de EVM.

Este proyecto tiene como objetivo proponer una arquitectura de la configuración interna de la probadora que permita minimizar las fallas en las mediciones relacionadas con EVM.

Para cumplir con el objetivo de este proyecto se llevó a cabo una Metodología que fue dividida en 3 fases:

Fase 1. Definición: en esta fase se identifican por medio del manual de proveedor los elementos que conforman la arquitectura de la probadora, y cuántos de estos elementos tienen relación con mediciones de EVM.

Fase 2. Caracterización: en esta fase se conocieron a detalle las características que componen a los elementos con relación en mediciones de EVM identificados en fase 1, con la finalidad de proponer y realizar cambios en las características de dichos elementos.

Fase 3. Experimentación y evaluación: en esta fase se llevó a cabo la experimentación, de una cantidad de muestra de piezas, la prueba de estas muestras se llevaron a cabo antes y después del cambio en las características del elemento que tiene relación con mediciones de EVM, esto con la finalidad de comparar los datos.

En función de los resultados obtenidos de las comparaciones de las muestras de dispositivos de la familia 857xx, y las pruebas que se realizaron de la configuracion original contra la configuracion propuesta, se llega a la conclusión de que con el cambio propuesto de las características del elemento de interconexión que tiene relación con las mediciones de EVM, se logra reducir en promedio a un 2% a comparacion del 4.40% de fallas que se obtuvieron con la configuracion original, equivalente a un 45.25% de recuperacion. Con estos resultados se puede garantizar a largo plazo las ganancias para la familia del producto 857xx.

Finalmente, el objetivo de este proyecto cual era el de proponer una arquitectura de la configuración interna de la probadora que permita minimizar las fallas en las mediciones relacionadas con EVM, se cumplio exitosamente, así como la hipotesis planteada.

1. Introducción.

Skyworks Solutions, Inc. es una compañía estadounidense que produce semiconductores analógicos para su uso en aplicaciones de radio frecuencia (RF) en sistemas de comunicación móvil. Los productos de Skyworks se utilizan en los mercados de infraestructura celular, automotriz, industrial, médico, teléfonos inteligentes, tablets y militar.

La compañía con oficinas centrales en Woburn, Massachusetts fue fundada en el año 2002, tiene centros de ingeniería, manufactura y ventas en Asia, Europa y América del norte. En Mexicali, Baja California se encuentra un centro de operaciones donde se realiza el ensamble y prueba de RF, diariamente se terminan aproximadamente 10 millones de unidades por día.

La fabricación de circuitos integrados es un proceso complejo y en el que intervienen numerosas etapas de fotolitografía y procesado químico, durante las cuales los circuitos se generan sobre una oblea hecha de materiales puramente semiconductores. Para ello se emplea mayoritariamente el silicio, aunque también se usan semiconductores compuestos para aplicaciones específicas, como el arseniuro de galio.

Skyworks Solutions Mexicali, cuenta con dos procesos para la fabricación del dispositivo, estos procesos son llevados a cabo en el edificio de ensamble y edificio de Prueba.

Las obleas impresas llegan al edificio de ensamble y pasan por el proceso de corte de dados, encapsulado, marcado y en charolado para ser trasladado al edificio de pruebas, para continuar con el proceso de mediciones eléctricas y de radiofrecuencia. En la Figura 1 se muestra la secuencia de procesos por el que pasan los dispositivos semiconductores en el edificio de ensamble.

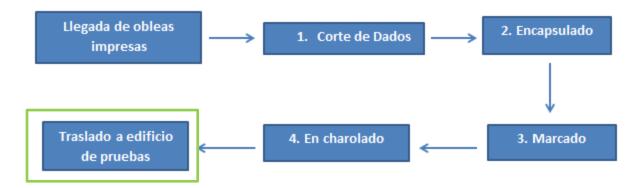


Figura 1. Secuencia de procesos por el que pasa los semiconductores en edificio de ensamble. Fuente: elaboración propia.

El semiconductor ensamblado es transportado por medio de charolas especiales que cuidan la integridad de los dispositivos, estas charolas rigorosamente cubiertas con protecciones anti-estáticas son trasladadas por medio de transporte al edificio de pruebas. Donde se verifican cada uno de los componentes y donde se centra este proyecto.

En el edificio de prueba las piezas pasan por varios procesos para determinar que el semiconductor funciona correctamente y garantizar la calidad del dispositivo. La Figura 2 muestra el proceso de prueba por el que pasan los dispositivos semiconductores. Los procesos son los siguientes: (1) Pruebas de radiofrecuencia, (2) Inspección de Calidad y (3) Proceso de empaquetado final.



Figura 2. Secuencia de Procesos por el que pasa un dispositivo Semiconductor en el edificio de pruebas. Fuente: elaboración propia.

En el edificio de pruebas existen 3 plataformas, que son las siguientes descritas en la Figura 3.



Figura 3. Plataformas en edificio de Pruebas.

Fuente: elaboración propia.

En cada una de estas plataformas se realizan pruebas eléctricas y de radiofrecuencia a los semiconductores, donde se valida su desempeño. Este proyecto se enfoca únicamente en plataforma de dragón. Debido a que es la plataforma que cuenta con más prueba de dispositivos con aplicación en Wi-Fi.

En plataforma de dragón existen 3 componentes fundamentales que serán mencionados a continuación para realizar la acción de pruebas:

Probadora: es la encargada de realizar las pruebas eléctricas al dispositivo, cuenta con instrumentos y componentes que hacen posible dicha acción, las pruebas eléctricas son controladas por medio de un software especial, en la Figura 4 puede encontrar un ejemplo de una probadora:



Figura 4. Probadora.

Fuente: https://www.atecorp.com/products/credence/d-10

Fixture: es una base metálica que tiene acoplado la circuitería predeterminada para realizar las pruebas al dispositivo, el fixture está diseñado para acoplarse con la probadora y a su vez puede ser atornillado a la manejadora, en la Figura 5 se puede apreciar un tipo de fixture utilizado en el área de pruebas.

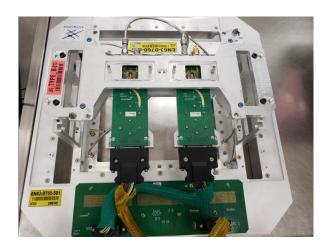


Figura 5. Tipo de fixture utilizado en el área de pruebas. Fuente: elaboración propia.

Manejadora: la manejadora es la encargada de transportar los dispositivos a los tableros del fixture y una vez que se realizó la prueba los componentes son colocados en charolas o empaquetados en Rollos, en Figura 6 se puede ver la manejadora tipo *Bowl Feeder* y la manejadora tipo *Pick up and Place* que se utilizan para el manejo del dispositivo en el proceso de prueba.





Figura 6. Tipo de Manejadoras *Bowl Feeder* y *Pick up and Place* utilizadas para el manejo de los dispositivos en el proceso de prueba.

Fuente: http://www.srm.com.my / https://global.epson.com/products/handler/products/ns8000.html

De esta manera al acoplar Probadora, Fixture y Manejadora es como se puede iniciar con el proceso de manejo y medición de los dispositivos, en Figura 7 se muestra el flujo de prueba que lleva el dispositivo entre estos elementos.

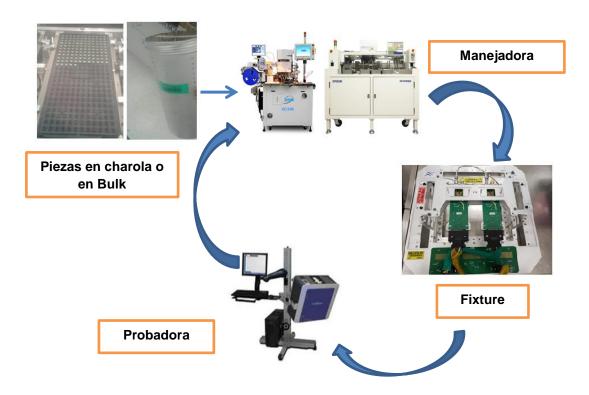


Figura 7. Flujo de Prueba por el que pasa el dispositivo entre los elementos manejadora, fixture y probadora. Fuente: elaboración propia.

Las piezas vienen registradas bajo el número de un determinado lote con la finalidad de poder monitorear su flujo en el proceso, estos lotes pueden tener hasta 10,000 piezas y todo lote debe tener asignado un número de ID.

Las piezas que serán probadas en manejadoras *Pick up and place* vienen en charola como lo muestra la Figura 8.



Figura 8. Charola utilizada para el material que será transportado por manejadoras *pick up and place*. Fuente: elaboración propia.

Las piezas que serán probadas en manejadoras *Bowl Feeder* vienen en recipiente cilíndrico llamado Bulk como lo muestra la Figura 9.



Figura 9. Bulk utilizado para contener material fresco. Fuente: elaboración propia.

En el proceso de prueba los dispositivos son divididos como piezas bin 1 y fallas. Se le denomina bin 1 a los dispositivos que cumplen con el rango de medición establecido mientras, la categoría de fallas son todos aquellos que no pasaron con el rango de medición, entre más piezas pasen las pruebas el yield será mucho mayor.

Yield: se le denomina al cálculo total en porcentaje de piezas que pasan las mediciones (bin 1) contra las fallas de un determinado lote, en otras palabras el porcentaje total de piezas bin 1.

Skyworks Mexicali realiza la prueba de distintos tipos de dispositivos y estos son clasificados por número de parte y familia, en la Figura 10 se muestran las distintas familias de los dispositivos que maneja Skyworks.



Figura 10. Familia de productos en Skyworks. Fuente: elaboración propia.

Este proyecto se enfocará en la familia de los 857XX's, debido a que es el producto más afectado en sus mediciones por influencia de EVM.

La magnitud de error del vector (EVM) es una medida que determina la calidad y rendimiento de recepción de una señal modulada en sistemas inalámbricos complejos. Entre menor sea la diferencia entre la señal ideal esperada y la señal real recibida por un sistema inalámbrico, mejor será su desempeño.

1.1 Antecedentes

Los productos de la familia 857xx se empezaron a probar en *Skyworks* Mexicali desde el año 2016, durante el proceso de prueba de este producto se han registrado diversos tipos de problemas que con el tiempo se han investigado y solucionado.

La falla que aún permanece latente durante la prueba de estos productos son aquellas asociadas o afectadas por mediciones de EVM. Los dispositivos de esta familia son muy susceptibles a variaciones de medición en el proceso de prueba y dependen de que las probadoras cuenten con una calibración óptima, ya que de lo contrario las mediciones de prueba se verán afectadas provocando un mal desempeño en produccion.

Se ha tratado de implementar algunas mejoras de investigaciones previas que se han realizado en *Skyworks* Mexicali para tratar de minimizar las fallas derivadas de las mediciones de EVM, entre estos estudios se encuentran:

- Análisis de cableado que utiliza el fixture de produccion. (Magaña, H. 2018).
- Análisis de ruido externo que interfieren con las mediciones de prueba, derivado de señales de ruido que se infiltran por el fixture (Marcelo, E., 2018)
- Estudio para la mejora de acoplamiento entre fixture y probadora (Carpio, B. 2018).

Estos estudios fueron realizados de manera general, logrando buenos resultados a otras familias de productos que se prueban en *Skyworks*, pero lamentablemente no tuvieron los mismos resultados con la familia de productos 857xx.

Estas investigaciones previas tuvieron un enfoque externo a la probadora, por lo que en esta investigación se podrá apreciar un enfoque a la arquitectura interna de la probadora.

1.2 Justificación

Una de las finalidades de este estudio es proporcionar los conocimientos necesarios que nos permita entender el desempeño que realizan las mediciones EVM y cuáles son las circunstancias en los componentes internos de la probadora que provocan su degradación durante la prueba de los componentes de la familia 857xx, con el fin de minimizar fallas relacionadas con estas mediciones.

Ingenieros y técnicos tendrán facilidades de análisis ya que la causa principal de EVM será minimizada lo cual cambiara el enfoque a nuevas oportunidades de mejoras.

Reducción en porcentaje de fallas, Aumentando ganancia económica para la compañía.

1.3 Descripción del planteamiento del problema

En los dispositivos de la familia 857XX se están teniendo problemas de bajo Yield debido a fallas constantes relacionadas con EVM. Estas fallas provocan bajas en las salidas de producción, lo que afecta monetariamente a la compañía a un largo plazo.

Durante el proceso de prueba al que se somete el dispositivo, las fallas relacionadas con mediciones de EVM se le denominan DEVM.

Se puede observar en la Figura 11 una gráfica comparativa de la distribución de la falla DEVM de los meses de Julio, Agosto y Septiembre del 2018, del número de parte de la familia 857XX.

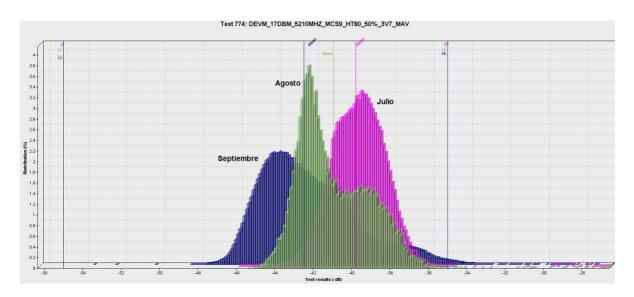


Figura 11. Comparativa de los meses de Julio, Agosto y Septiembre de la falla DEVM_17DBM. Fuente: elaboración propia.

Mediante la gráfica se pueden observar distribuciones de los meses de julio a septiembre del año 2018, de la falla DEVM_17DBM.

En el mes de agosto hubo un incremento de incidencia de 4% a comparación del mes de julio de 3.5%, mientras que en las primeras 2 semanas del mes de septiembre se ha tenido una incidencia de 2.3%.

En el mes de agosto se tuvo un desempeño del 91.27% de piezas que pasaron la prueba final en producto de la familia 857xx, por lo que 8.73% fue el porcentaje de piezas que fallaron la prueba. Tomando en cuenta los porcentajes antes mencionados, podemos decir que de 500,000 piezas, 8.73% representan 43,650 piezas de fallas totales.

Tomando en cuenta que el registro más alto de fallas derivadas de mediciones de EVM fue en el mes de Agosto de 4%, equivalente a 20,000 piezas.

El costo por unidad de dispositivo es de 0.29 centavo de dólar, por lo que con estos datos podemos obtener la perdida monetaria en el mes de Agosto de la siguiente forma:

Perdida = Costo por unidad de dispositivo x Cantidad de fallas en el mes de Agosto.

Perdida = $0.29 \times 20,000$

Perdida = 5,800 dólares

El ejemplo anterior fue en base al mes de agosto, siguiendo el mismo cálculo se puede deducir que la perdida durante solo los meses de Julio, Agosto y Septiembre del 2018 ha sido de \$14,210 Dólares. El resumen de esto es presentado en Tabla 1.

Tabla 1. Resumen de pérdidas por fallas de EVM de los meses Julio, Agosto y Septiembre de 2018.

Mes	Cantidad de piezas probadas	% de Incidencia	Equivalente en piezas	Pérdida (Dólares)
Julio	500,000	3.50%	17500	\$5,075.00
Agosto	500,000	4.00%	20000	\$5,800.00
Septiembre	500,000	2.30%	11500	\$3,335.00
			Total	\$14,210.00

Fuente: elaboración propia.

1.4 Definición del problema

En el departamento de producción de la plataforma dragón se está teniendo hasta 4% de fallas mensuales debido a la influencia de mediciones EVM en los productos de la familia 857XX's cuando el Setup se encuentra probando materiales frescos, provocando una reducción en las salidas que afectan monetariamente a la compañía. En la Tabla 2. Se presentan los elementos relevantes en la definición del problema.

Tabla 2. Elementos relevantes en la definición del problema.

¿Cuál es el problema?	Hasta 4% de fallas mensuales debido a
	influencia de mediciones EVM

¿Quién está experimentando el	Los productos de la familia 857XX's
Problema?	
¿Dónde está ocurriendo (exactamente)	En el departamento de Producción de
el problema?	la plataforma dragón.
¿Cuándo Ocurre el Problema o/y por	Cuando el setup se encuentra
cuánto tiempo?	probando materiales frescos
¿Cuál es el impacto?	Provoca una reducción en las salidas
	que afectan monetariamente a la
	compañía
¿Por qué ocurre el problema?	

Fuente: elaboración propia.

1.5 Pregunta de Investigación

Con base en el problema descrito en este documento, se establece la siguiente pregunta de investigación:

¿Cómo mejorar la eficiencia en las pruebas de las mediciones de EVM en la probadora PaxDragon que se adecue más a la familia de producto 857xx que permita disminuya las fallas de EVM?

1.5.1 Problemática

¿Cuáles son los componentes de la arquitectura interna de la probadora que tienen relación con las mediciones de EVM?

¿Qué tipo de características tienen los elementos de interconexión que usan los componentes relacionados con las mediciones de EVM?

¿Qué cambios se pueden realizar en las características de los elementos de interconexión qué tienen relación con la medición de EVM?

1.6 Objetivo General

A partir de la pregunta de investigación, se define el objetivo general:

Proponer una arquitectura de la configuración interna de la probadora que permita minimizar las fallas en las mediciones relacionadas con EVM.

1.6.1 Objetivos Específicos

- 1. Definir cuáles son los componentes de la arquitectura interna de la probadora que tienen relación con las mediciones de EVM.
- 2. Proponer cambios en las características de los elementos de interconexión que utilizan los componentes en relación con la medición de EVM.
- 3. Evaluar el desempeño de las mediciones de EVM con los cambios propuestos.

1.7 Hipótesis

H1. Cambiar el tipo de cables de interconexión I/Q de los generadores optimizara las calibraciones de EVM en los Setups del producto 857xx.

2. Marco teórico.

La magnitud del error de vector (EVM) es una medida de calidad y rendimiento de la modulación en sistemas inalámbricos complejos. Un método para evaluar el rendimiento de las radios definidas por *software* (SDR), transmisores y receptores.

También se usa ampliamente como una alternativa a las mediciones de tasa de errores de bit (BER) para determinar las degradaciones que afectan la confiabilidad de la señal. (BER es el porcentaje de errores de bit que ocurren para un número dado de bits transmitidos.) EVM también proporciona una calidad de imagen mejorada de la modulación.

Las mediciones EVM se usan normalmente en métodos de modulación multisímbolo, modulación por desplazamiento de fase multinivel (M-PSK), modulación en cuadratura por desplazamiento de fase (QPSK) y modulación por amplitud en cuadratura multinivel (M-QAM). Estos métodos son ampliamente utilizados en redes inalámbricas de área local (WLAN), inalámbricas de banda ancha y sistemas de radio celular 4G como Long-Term Evolution (LTE), donde M-QAM se combina con modulación de multiplexación por división de frecuencia ortogonal (OFDM). (Scott, A. y Frobenius, R. (2008). Understanding Error Vector Magnitude: Digital Modulation Overview. Recuperado de https://www.electronicdesign.com/engineering-essentials/understanding-error-vector-magnitude).

Visión general de la modulación digital

Los métodos de modulación digital convierten las transiciones y patrones de nivel de voltaje de bit en variaciones de portadora de onda sinusoidal. Las formas más básicas de modulación digital son la modulación por desplazamiento de amplitud (ASK), la modulación por desplazamiento de frecuencia (FSK) y la modulación por desplazamiento de fase (PSK).

La modulación por desplazamiento de fase (PSK) traduce las variaciones de bits en dos fases de portadoras diferentes, generalmente separadas 180°. (Scott, A. y Frobenius, R. (2008). Understanding Error Vector Magnitude: Digital Modulation Overview. Recuperado de https://www.electronicdesign.com/engineering-essentials/understanding-error-vector-magnitude).

Scott (2008) afirma que "Estos métodos básicos son ampliamente utilizados en sistemas inalámbricos simples. Sin embargo, la mayoría de los sistemas inalámbricos modernos usan esquemas de modulación multinivel para transmitir velocidades de datos más altas en canales de ancho de banda limitado. Estos métodos usan más dos o más condiciones de portadora diferentes llamadas símbolos para representar múltiples bits que entregan más bits / Hz de ancho de banda. Los ejemplos más comunes son M-PSK y M-QAM" (sección Digital Modulation Overview, párr.2).

M-QAM usa una combinación de amplitud y fase para representar palabras de múltiples bits. Un esquema de modulación popular, QPSK, transmite dos bits por símbolo. Esto también se conoce como 4-QAM. Con 2 bits, se pueden generar cuatro símbolos. Cada código de 2 bits modula una portadora seno o coseno en un modulador o mezclador equilibrado para producir una señal en fase (I) o en cuadratura (Q) (Figura 12).

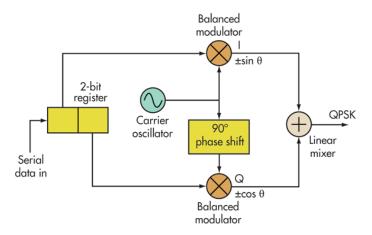


Figura 12. Esquema de modulación cuadratura por desplazamiento de fase (QPSK). Fuente: https://www.electronicdesign.com/engineering-essentials/understanding-error-vector-magnitude

Este modulador usa las palabras de entrada de 2 bits para cambiar las fases en los moduladores balanceados para producir señales +/- senos y +/- cosenos que se suman para crear la salida.

Estas señales analógicas I y Q (+ sinθ, -sinθ, + cosθ, y -cosθ) se combinan en un mezclador lineal para producir la salida final. La combinación de estas señales I y Q produce cuatro salidas posibles, representadas como fasores (Figura 13). El diagrama de la constelación resume todas las características necesarias de una señal QPSK y es el gráfico principal utilizado para presentar y analizar las señales M-QAM.

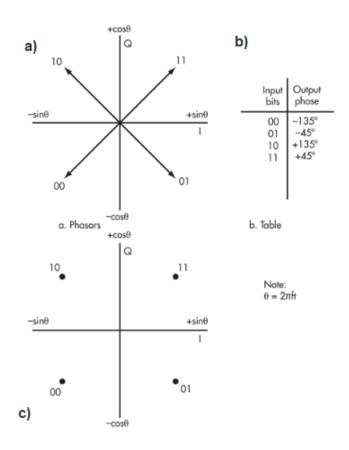


Figura 13. La señal QPSK se puede expresar de varias maneras.

Fuente: https://www.electronicdesign.com/engineering-essentials/understanding-error-vector-magnitude

Esta técnica también se puede usar para producir niveles aún más altos de modulación como 16-QAM donde cada grupo de códigos de 4 bits genera uno de los 16 símbolos diferentes (Figura 14).

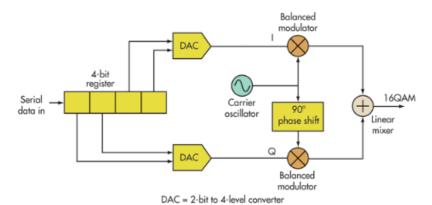


Figura 14. Esquema de modulador a 16QAM

Fuente: https://www.electronicdesign.com/engineering-essentials/understanding-error-vector-magnitude

El modulador 16QAM utiliza convertidores digital a analógico (DAC) para traducir 2 bits de los cuatro bits de entrada en cuatro niveles de amplitud. Los cuatro niveles de amplitud producen múltiples amplitudes y cambios de fase en los moduladores balanceados que se suman para producir la salida.

Una amplitud y fase de portadora específica representa cada palabra de 4 bits (Figura 15). Esta técnica se extiende fácilmente a niveles aún más altos, como 64-QAM, 256-QAM y 2048-QAM. Todos estos métodos aumentan la velocidad de datos en un ancho de banda de canal dado con una mayor eficiencia espectral. (Scott, A. y Frobenius, R. (2008). Understanding Error Vector Magnitude: Digital Modulation Overview. Recuperado de https://www.electronicdesign.com/engineering-essentials/understanding-error-vector-magnitude).

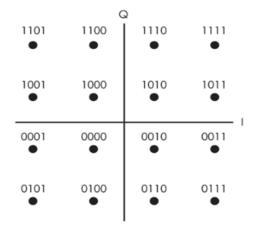


Figura 15. El diagrama de la constelación muestra los puntos finales de los fasores invisibles. Fuente: https://www.electronicdesign.com/engineering-essentials/understanding-error-vector-magnitude

8-PSK usa ocho cambios de fase diferentes separados 45 ° para representar grupos de código de 3 bits de 000 a 111 (Figura 16). Cada fase específica corresponde a un grupo de código de 3 bits asignado. Un sistema 16-PSK es similar pero usa 16 fases separadas por 22.5 °, cada fase representa un grupo de código de 4 bits. Estos métodos proporcionan eficiencia espectral ya que se pueden transmitir más bits de datos en un ancho de banda limitado.

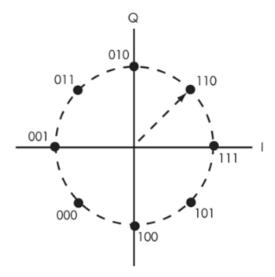


Figura 16. Todos los fasores en una señal 8PSK tienen la misma amplitud definida. Fuente: https://www.electronicdesign.com/engineering-essentials/understanding-error-vector-magnitude

El problema principal de tales sistemas multifásicos y multinivel es que los desequilibrios en los circuitos, los cambios involuntarios de fase, las diferencias de amplitud y el ruido distorsionan la señal y por lo tanto introducen errores. Un error de desplazamiento de fase y / o de amplitud significa que la señal sea interpretada incorrectamente, lo que genera errores de bit y un aumento en la BER.

Cuanto mayor sea el número de desplazamientos de fase o símbolos de amplitud de fase utilizados, mayor será la probabilidad de que haya errores debidos a degradaciones de la señal. Por ejemplo, 8-PSK es menos susceptible a errores y por lo tanto más confiable que 16-PSK. QPSK es menos susceptible a errores que 64-QAM bajo las mismas condiciones.

Definición de EVM

El EVM es una figura de mérito para la precisión de la modulación. Proporciona una forma de medir y evaluar métodos de modulación multinivel y multifase como M-QAM y M-PSK.

EVM considera todas las distorsiones potenciales de fase y amplitud, así como el ruido y proporciona una única cifra de medición integral para determinar la calidad de un circuito o producto.). (Scott, A. y Frobenius, R. (2008). Understanding Error Vector Magnitude: Digital Modulation Overview. Recuperado de https://www.electronicdesign.com/engineering-essentials/understanding-error-vector-magnitude).

Usando fasores en el plano I / Q, EVM ilustra la ubicación y el tamaño del vector de referencia ideal en comparación con el vector real medido (Figura 17). La diferencia entre los dos es el EVM, que se puede medir en el modulador del transmisor o en los circuitos del demodulador del receptor.

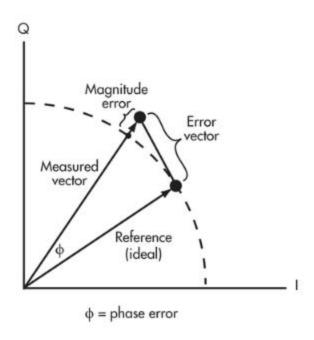


Figura 17. La diferencia entre las posiciones del fasor ideal o de referencia y el fasor actual. Fuente: https://www.electronicdesign.com/engineering-essentials/understanding-error-vector-magnitude

EVM es la relación entre el promedio de la potencia del vector de error (Perror) y la potencia promedio del vector de referencia ideal (Pref) expresada en decibelios. Los promedios se toman en períodos de símbolos múltiples.

EVM (dB) = 10 log
$$(P_{error}/P_{ref})$$
 (1)

También lo verá expresado como un porcentaje.

EVM (%) =
$$\sqrt{(P_{error}/P_{ref})}$$
 x 100 (2)

Marco Referencial

Este documento se enfoca en el estudio de las crecientes complejidades de los sistemas electrónicos modernos, el objetivo es conocer e identificar dentro de la configuración interna de la probadora los elementos que ocasionan un mal rendimiento durante la medición de dispositivos de la familia 857xx.

La Magnitud del Vector de Error (EVM) es una medida que describe numéricamente la desviación de los puntos reales de la constelación de las ubicaciones ideales en el diagrama de la constelación (MATEJKA, 2016, p.395).

Las mediciones de EVM y las cantidades relacionadas pueden proporcionar una visión poderosa sobre el rendimiento de un Dispositivo Sometido a Prueba. Cuando se aplican correctamente, estas mediciones de la calidad de la señal pueden identificar las fuentes de error identificando el tipo exacto de degradación en la señal (Sindhadevi et al., 2017).

Cheaito et al. (2016) afirma que Varias imperfecciones en la implementación tales como la no linealidad de la función PA y la etapa de reducción de PAPR "hacen que los puntos reales de la constelación se desvíen de las ubicaciones ideales" (p.4).

Casos de estudio

En esta sección se presentan los casos encontrados en la revisión de literatura relacionados con el tema de estudio fallas relacionadas con EVM. Para lo cual se revisaron los siguientes 2 artículos que se describen a continuación:

Caso 1. Se enfoca en la investigación del error intrínseco de vector magnitud en pulsos de un oscilador local llevado a cabo por *Optical & Quantum Electronics (Gallion et al. (2015)).*

La investigación tiene base a la detección óptica coherente que se basa en la mezcla de la señal recibida con una onda del oscilador local y ahora se usa ampliamente en intervalos largos y alta velocidad de bits en sistemas de comunicación. Pero existen fluctuaciones en la señal recibida que debilita la lectura en el mezclador óptico.

Este caso describe al *EVM* como el parámetro clave para caracterizar el deterioro de la señal de prueba en el receptor y que está directamente relacionado con la precisión de sus mediciones.

Este caso se propuso una expresión matemática general de la sensibilidad del receptor. Particularmente para situaciones de sub-muestreo óptico lineal.

Caso 2. Se enfoca en la investigación de efectos del ancho de banda por bucle bloqueado en fase en magnitud de error de vector (*EVM*) en un transmisor. Investigado por *Taylor & Francis Group.* (Chen *et al.* (2012))

En este trabajo, se construyó un modelo de ruido de fase (*PLL*). El modal incluye dos ruidos principales, Fuentes de referencia de entrada y oscilador controlado por voltaje (VCO), se analiza la relación entre el ruido de fase (*LO*) basado en *EVM* y *PL*.

Se utilizó en este caso una expresión simplificada para evaluar el *EVM*. Los análisis prácticos predicen que la elección del ancho de banda de bucle óptimo de *PLL* minimizaría el *EVM*. Esta predicción se verifica luego por los resultados de la experimentación de este estudio.

Como conclusión de este caso de estudio presentado anteriormente muestra que en los resultados de análisis teóricos y prácticos sobre los efectos del ancho de banda del bucle *PLL* en el transmisor han presentado señales influenciadas por *EVM*.

Se utilizó una expresión simplificada para estimar el efecto de Ruido de fase *LO* en *EVM*. Los resultados analíticos y experimentales demuestran que al elegir un ancho de banda de bucle óptimo de *PLL*, se podría lograr un *EVM* minimizado. Así para una mayor precisión deben considerarse el análisis, la contribución de ruido de *CP / PFD* y el divisor de frecuencia.

No se encontró relación entre el caso de estudio de este proyecto con los casos descritos, ya que estos toman un enfoque y problema diferentes.

3. Metodología.

Esta sección presenta la metodología utilizada en la elaboración de este proyecto, el cual busca mejorar la eficiencia en las pruebas de las mediciones de EVM en la probadora PaxDragon que se adecue más a la familia del producto 857xx que permita disminuya las fallas de EVM. Esta será utilizando una metodología Cuantitativa de carácter descriptivo, utilizando estadística descriptiva para su análisis. El procedimiento será dividido en 3 fases principales: Definición, Caracterización, Evaluación. La Figura 18. Muestra un esquema de estas fases con las actividades principales.

La primera fase definición, busca conocer los componentes (hardware) en la probadora que tengan relación o influencia con las mediciones de DEVM.

La segunda fase caracterización, busca definir las características de los componentes identificados en relación.

La tercera fase es de experimentación y evaluación, en el cual a base de algunos cambios en la configuración interna de la probadora PaxDragon se busca evaluar el desempeño de las pruebas de medición que son afectadas por fallas de EVM.

Hacer una comparativa entre los datos obtenidos antes y después del cambio en la configuración interna de la probadora, de esta manera determinar si la modificación de la configuración interna que se realizó en probadora PaxDragon permitió disminuir las fallas provocadas por EVM.



Figura 18. Esquema que muestra las fases y las actividades a realizar. Fuente: elaboración propia.

3.1 Entregables.

Con base a la metodologia y las actividades definidas, en la Tabla 3 se puede observar los tiempos que seran invertidos a las actividades de cada fase con los entregables definidas para casa una, estimando un tiempo para la finalización del proyecto.

Tabla 3. Actividades con estimaciones de tiempo que serán invertidos para cada fase del proyecto.

Actividad	Producto entregable	Descripción del producto	
Fase1			
Actividad 1.1	Identificación	identificación de elementos de una probadora	4
Actividad 1.2	Especificación	Especificación de elementos que influyen en las mediciones de EVM	
Fase 2			
Actividad 2.1	Identificación	Conocer a detalle las característicasque conforman a los elementos que influyen en las mediciones de EVM	8
Actividad 2.2	Caracterización	proponer un cambio en las características de un elemento que tenga influencia en mediciones de EVM	8
Fase 3			
Actividad 3.1	Experimentación	realizar experimentos con los cambios de características propuestos	504
Actividad 3.2	Evaluación y Comparación	evaluar y comparar los resultados	

Fuente: elaboración propia.

3.2 Cronograma

En la Tabla 4 se puede apreciar el cronograma de actividades vs tiempo, tomando un total de 7 semanas para llevar acabo el proyecto.

Tabla 4. Cronograma de actividades

Mes:		Octubre Noviembre						
Semana:	1	2	3	4	1	2	3	4
Actividad 1.1		_	_	Ė	_	_	_	_
Actividad 1.2								
Actividad 2.1								
Actividad 2.2								
Actividad 3.1								
Actividad 3.2								

Fuente: elaboración propia.

3.3 Recursos.

A continuación se presentan los recursos que se pretenden utilizar para llevar a cabo el proyecto, en la Tabla 5 se pueden observar por fase los recursos que serán utilizados.

Tabla 5. Recursos que serán utilizados durante el la realización del proyecto

Actividad	Recursos
Fase 1	Manual de probadora PaxDragon
Fase 2	Manual de probadora PaxDragon
Fase 3	4 cables de interconexión 2 conectores machos tipo SMA 2 conectores machos tipos MCX 1 multímetro digital 1 manejadora tipo Bowl feeder 4 muestras de 500pzs. De 857xx

Fuente: elaboración propia.

Presupuesto:

El presupuesto para este proyecto no será mayor a 200dlls.

4. Resultados

En esta sección se presenta los resultados de este proyecto el cual busco proponer una arquitectura de la configuración interna de la probadora que permita minimizar las fallas en las mediciones de tipo EVM.

Los resultados son presentados de acuerdo a la metodología definida en el Capítulo 3, de este trabajo, cuyas actividades fueron divididas en tres fases:

Fase 1. Definición.

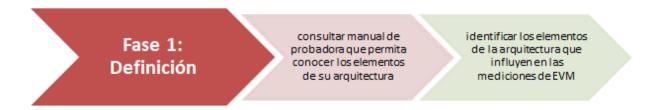
Fase 2. Caracterización.

Fase 3. Experimentación y evaluación.

A continuación se describen los resultados encontrados por cada fase.

Fase 1. Definición

En esta fase se buscaba definir cuales componentes de la arquitectura interna de la probadora PaxDragon tienen relación con las mediciones de EVM.



Para ello se llevaron a cabo dos procesos de identificación de componentes de la arquitectura de la probadora e identificación de los elementos asociados en la medición de EVM

Para identificar los componentes que conforman la arquitectura, se analizó el manual respectivo de la probadora. De acuerdo al análisis se pudieron identificar 2 tipos de arquitectura: Arquitectura externa y Arquitectura interna.

La arquitectura externa está conformada por el ordenador (CPU), las fuentes de poder de corriente alterna que alimentan a toda la probadora y el manipulador que permite facilitar la movilidad de la probadora.

La arquitectura interna está conformada por componentes digitales y componentes de RF. Los componentes DC suministran las corrientes y los voltajes que son utilizados realizar las mediciones en el dispositivo.

Los componentes digitales también pueden encontrarse dentro de la arquitectura interna, estos componentes registran y convierten las señales análogas a señales digitales, agilizando el flujo de las mediciones en la probadora.

Por último los componentes de radio frecuencia (RF), estos proporcionan las transmisión de señales moduladas en diversas frecuencias, utilizadas en los modos de prueba de los dispositivos.

En la Figura 19 se muestra la configuración actual de las arquitecturas interna y externa de una manera gráfica.

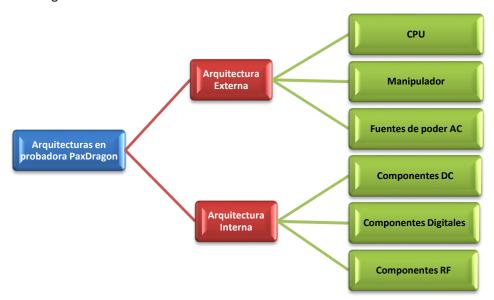


Figura 19. Configuración actual de las arquitecturas interna y externa. Fuente: elaboración propia.

Con base a la especificación en el manual de la probadora, se encontró que la arquitectura interna se puede dividir en 3 ramificaciones que se presentan en la Figura 20. Los cuales se describen a continuación:

- Componentes DC. Dentro de esta clasificación se encuentran todos los elementos que proveen el control y flujo de corriente directa en la circuitería principal de probadora, como lo son, la tarjeta OVI, LA TARJETA HCOVI y la tarjeta SSBA.
- Componentes Digitales. Dentro de esta clasificación se encuentran todos los elementos que proveen el control de conversión análoga a digital durante las mediciones de probadora, como lo son, la tarjeta FX, La Tarjeta TMU.
- 3. Componentes de RF (Radiofrecuencia). Dentro de esta clasificación se encuentran todos los elementos que proveen el control y flujo de las señales de radiofrecuencia modulada durante el proceso de medición en probadora, como lo son, la tarjeta SWG, el módulo de radiofrecuencia y las fuentes generadoras de señales.

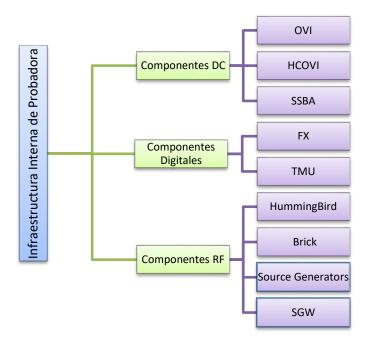


Figura 20. Clasificación interna de la arquitectura interna de probadora. Fuente: elaboración propia.

Finalmente en esta fase, para la identificación de los elementos asociados en la medición de EVM, se realizó un análisis de los componentes identificados en la arquitectura interna dentro del manual de la probadora, de lo cual se encontró que 2 elementos de la configuración actual de la probadora tienen relación con la medición del EVM, estos elementos son:

Generador de Señales (source generator): Un generador de señales es un instrumento que proporciona señales eléctricas. En concreto, se utiliza para obtener señales periódicas (la tensión varía periódicamente en el tiempo) controlando su periodo (tiempo en que se realiza una oscilación completa) y su amplitud (máximo valor que toma la tensión de la señal). Actualmente la configuración actual de la arquitectura interna de la probadora consta de 2 generadores de señales.

Los generadores de señal envían diversas señales denominadas como I/Q que tienen relación con las mediciones de EVM, estas señales se describen como señal de Fase (I) y señal cuadrante (Q). Se identifica por medio de manual de probadora que las señales I/Q que transmiten los generadores viajan a través de cables inter-conectores y tienen como destino entrar a las tarjetas moduladoras de señal Secuencial (SWG) como lo muestra Figura 21.

Tarjetas Moduladoras de señales secuenciales (Secuencial Waveform Generator): La función principal del instrumento es proporcionar formas de onda moduladas para la fuente de radio frecuencia. Actualmente la configuración actual de la arquitectura interna de la probadora consta de 2 tarjetas moduladoras de señales.

Elemento de interconexión (Cable coaxial de baja pérdida): este elemento es un cable coaxial que permite la transmisión de señales de alta frecuencia, este elemento une los generadores de señales con las tarjetas moduladoras (SWG).

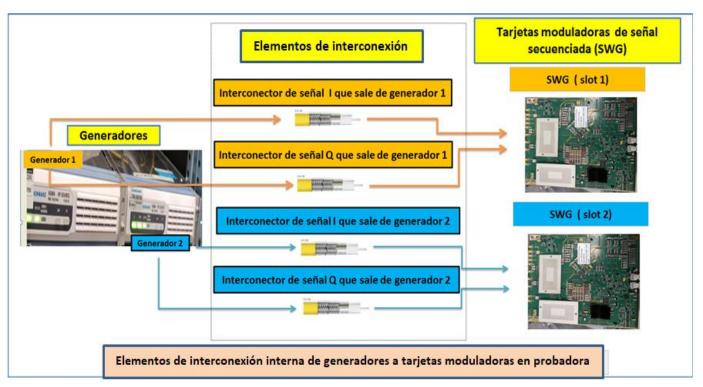
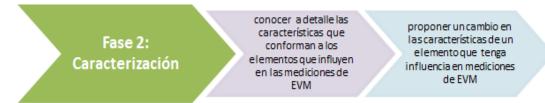


Figura 21. Interconexión interna entre generadores y tarjetas moduladoras.

Fuente: elaboración propia.

Fase 2. Caracterización

En esta fase se buscaba proponer cambios en las características de los elementos de interconexión que utilizan los componentes en relación con la medición de EVM que fueron identificados en la fase 1, generadores de señales, tarjetas moduladoras y elementos de interconexión.



Siguiendo la metodología presentada en el capítulo 3, se realizaron las acciones correspondientes a la fase 2.

En la primera etapa de fase 2, La investigación para conocer las características de los elementos de interconexión en los componentes de la arquitectura interna actual de la probadora se realizó por medio de un Manual físico, en el cual por medio de este manual se identificó información detallada acerca de las características del elemento de interconexión que une a los generadores de señal con las tarjetas moduladoras.

De acuerdo al análisis se identificó las características que conforman el elemento de interconexión, estas son mostradas en Figura 22, las cuales unen los generadores de señal con las tarjetas moduladoras SWG.

Caracterís	ticas de elemento Intercone	ctor Actual
Tipo de Cable	Triple Shielded	W (3)
Conectores	SMA/MCX tipo macho	
Longitud	5 Metros	←
Impedancia	50 Ohms	490
Frecuencia máxima	5 Ghz	MMMM
Velocidad de propagación	52%	propagation velocity
Potencia máxima a 1Ghz	34 watts	w

Figura 22. Características actuales de elemento interconector.

Fuente: elaboración propia.

En la segunda etapa de fase 2, se realiza un análisis que permita encontrar posibles mejoras en la configuración actual del elemento de interconexión.

Durante el análisis de las características del elemento de interconexión, se identificaron posibles mejoras, las cuales se proponen a continuación:

Cambiar el tipo de elemento de interconexión:

Se propone utilizar un cable de interconexión que tenga menor pérdida de potencia, con este cambio se busca mejorar el desempeño de las mediciones de EVM.

Reducir la longitud del elemento de interconexión: actualmente la longitud del elemento de interconexión es de 5 metros, la propuesta para el cambio de longitud es de 3.5 metros, con este se cambió se pretende reducir las pérdidas ocasionadas por la longitud del elemento.

Mediante la búsqueda de un elemento de interconexión que cumpla con las características obtenidas en el análisis, se presentan las características del elemento de interconexión propuesto en Figura 23.

Caracter	ísticas de elemento Interconec	tor Propuesto
Tipo de Cable	Flexible Low Loss Cable	
Conectores	SMA/MCX tipo macho	
Longitud	3.5 Metros	*
Impedancia	50 Ohms	_ 49.0 T
Frecuencia máxima	5.8 Ghz	MMMMM
Velocidad de propagación	66%	propagation velocity
Potencia máxima a 1Ghz	40 watts	w

Figura 23. Características de elemento interconector propuesto.

Fuente: elaboración propia.

Una vez teniendo la propuesta del elemento interconector, se realizan los cambios correspondientes, el proceso se describe a continuación:

Se retiran los elementos de interconexión actuales de la arquitectura interna de la probadora. Primero se retiran los cables de interconexión de los generadores de señal como lo muestra Figura 24.

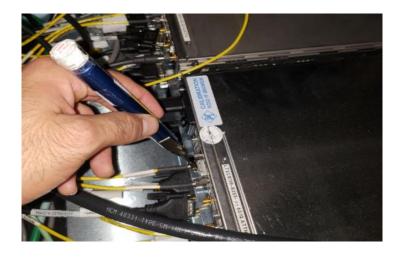


Figura 24. Retiro de los elementos de interconexión de generadores de señal. **Fuente:** elaboración propia.

Después se proceden a retirar los extremos de los elementos de interconexión que se encuentran conectados en las tarjetas moduladoras. Se realiza dicha acción como lo muestra Figura 25.

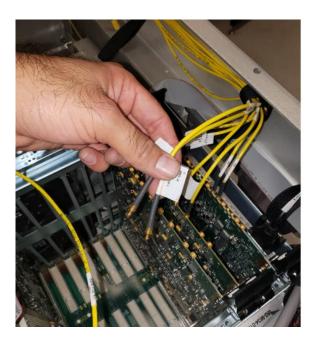


Figura 25. Retiro de los elementos de interconexión de tarjetas moduladoras. **Fuente:** elaboración propia.

Una vez que se retiran los elementos de interconexión, se hace el cambio a los nuevos elementos de interconexión propuestos en la segunda etapa de fase 2. Los elementos propuestos se pueden apreciar en la Figura 26.



Figura 26. Elementos de interconexión con características propuestas. **Fuente:** elaboración propia.

Se realiza el procedimiento de instalación del nuevo cable de interconexión propuesto, en Figura 27 se muestra el primer paso de conexión de los elementos de interconexión a los generadores de señales.



Figura 27. Conexión de los elementos de interconexión propuestos.

Fuente: elaboración propia.

Por último en Figura 28 se pude apreciar cómo se realiza la conexión de los extremos faltantes de los elementos de interconexión a las tarjetas moduladoras

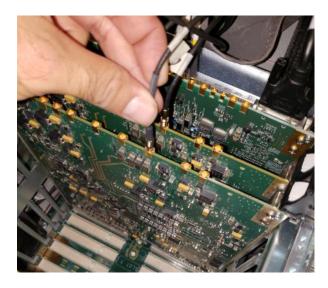


Figura 28. Conexión de los elementos de interconexión propuestos al extremo de las tarjetas moduladoras. **Fuente:** elaboración propia.

Una vez realizado los cambios de elementos de interconexión, se realizan las calibraciones a las tarjetas moduladoras con el fin de garantizar el buen funcionamiento durante las mediciones de EVM.

Estas calibraciones están predeterminadas dentro de un software de medición de probadora, y estas se realizan de manera automática por medio de un complejo algoritmo de programación, del cual no se tiene información detallada sobre su funcionamiento. La Figura 29 muestra la interface del software de calibración de probadora utilizado para la calibración de tarjetas moduladoras.

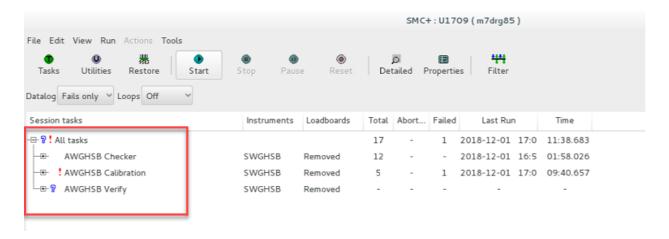


Figura 29. Proceso de calibración de las tarjetas moduladoras utilizando software de probadora.

Fuente: elaboración propia.

Los resultados de las calibraciones de las tarjetas moduladoras fueron aprobatorios y se llevaron a cabo sin ningún contratiempo. En Figura 30 se puede apreciar la evidencia de aprobación de las calibraciones de las tarjetas moduladoras.

Software Revision Summary	U1709 AWGHSB Calibration PASS						
Host Name Run Completed	m7drg85						
Support Boards	None						
Slot Status	P/N VRev S/N Type						
9 PASS 10 PASS	974-1157 02.BA 11468985 SWGHSB 974-1157 02.EB 11423780 SWGHSB						

Figura 30. Evidencia de validación aprobatoria de las calibraciones de las tarjetas moduladoras.

Fuente: elaboración propia.

A partir de estas acciones realizadas, se finaliza la última etapa de fase 2 de este proyecto.

Fase 3. Experimentación y evaluación

En esta fase se buscaba evaluar el desempeño de las mediciones de EVM con los cambios propuestos en la fase 2.

Fase 3: Experimentación y Evaluación realizar experimentos con los cambios de características propuestos

eva luar y comparar los resultados

Siguiendo la metodología presentada en el capítulo 3, se realizaron las acciones correspondientes a la fase 3, esta fase está dividida en 2 etapas, la primera es realizar experimentos con los cambios de características propuestos y la segunda es evaluar y comparar los resultados.

En la primera etapa se realizan los experimentos correspondientes de prueba de dispositivos.

Se tomaron 4 muestras de 500pzs cada una y se realizaron pruebas antes de realizar el cambio de los elementos de interconexión propuestos, esto con la finalidad de tener datos a comparar.

A continuación se muestra en Tabla 6 los resultados arrojados de las mediciones de las 4 muestras sin cambio del elemento de interconexión.

Tabla 6. Resultados obtenidos de mediciones de muestras sin cambios de elementos de interconexión.

		Cantidad Pzs.	Buenas	Fallas	Fallas por EVM	Otras Fallas	% Bin 1	% Fallas	% Fallas con relación a EVM	% Fallas sin relación a EVM
Μι	uestra A	500	460	40	23	17	92	8	4.6	3

	Cantidad Pzs.	Buenas	Fallas	Fallas por EVM	Otras Fallas	% Bin 1	% Fallas	% Fallas con relación a EVM	% Fallas sin relación a EVM
Muestra B	500	465	35	20	15	93	7	4	3

	Cantidad Pzs.	Buenas	Fallas	Fallas por EVM	Otras Fallas	% Bin 1	% Fallas	% Fallas con relación a EVM	% Fallas sin relación a EVM
Muestra (500	453	47	22	25	91	9	4.4	5

	Cantidad Pzs.	Buenas	Fallas	Fallas por EVM	Otras Fallas	% Bin 1	% Fallas	% Fallas con relación a EVM	% Fallas sin relación a EVM
Muestra D	500	450	50	23	27	90	10	4.6	5

Fuente: elaboración propia.

Con base a los resultados de tabla 6, vea la Figura 31 donde se estima el porcentaje de fallas relacionadas con EVM de las 4 muestras.

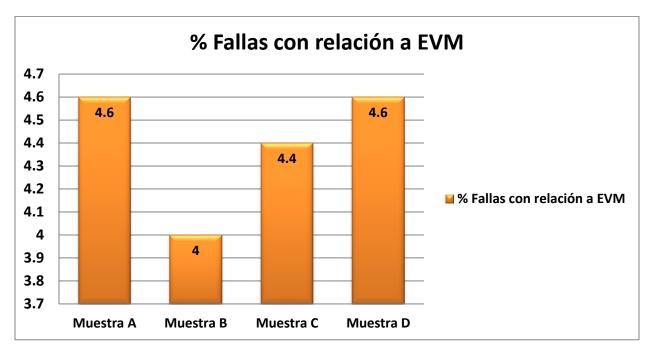


Figura 31. Estimación de porcentaje de fallas relacionadas con EVM, en base a datos arrojados en Tabla 6. **Fuente:** elaboración propia.

Ahora se muestran los resultados obtenidos, de las 4 muestras que se probaron con los elementos de interconexión propuestos instalados en probadora, arrojando los siguientes resultados en Tabla 7.

Tabla 7. Resultados obtenidos con los nuevos elementos de interconexión instalados.

	Cantidad Pzs.	Buenas	Fallas	Fallas por EVM	Otras Fallas	% Bin 1	% Fallas	% Fallas con relación a EVM	% Fallas sin relación a EVM
Muestra A	500	473	27	10	17	95	5.4	2	3.4
	Cantidad Pzs.	Buenas	Fallas	Fallas por EVM	Otras Fallas	% Bin 1	% Fallas	% Fallas con relación a EVM	% Fallas sin relación a EVM
Muestra B	500	477	23	11	12	95	4.7	2.2	2.5
	Cantidad Pzs.	Buenas	Fallas	Fallas por EVM	Otras Fallas	% Bin 1	% Fallas	% Fallas con relación a EVM	% Fallas sin relación a EVM
Muestra C	500	470	30	14	16	94	6.2	2.8	3.4
	Cantidad Pzs.	Buenas	Fallas	Fallas por EVM	Otras Fallas	% Bin 1	% Fallas	% Fallas con relación a EVM	% Fallas sin relación a EVM
Muestra D	500	463	37	13	24	93	7.5	2.6 4.9	

Fuente: elaboración propia.

Con base a los resultados de Tabla 7, se estima el porcentaje de fallas relacionadas con EVM de las 4 muestras probadas con los nuevos elementos de interconexión instalados, vea Figura 32.

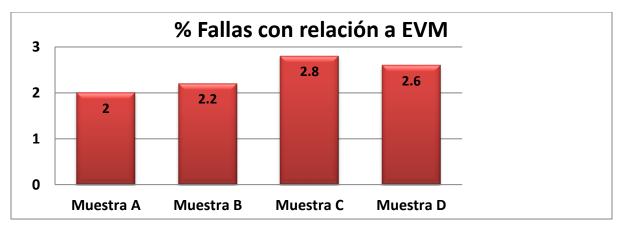


Figura 32. Estimación de porcentaje de fallas relacionadas con EVM, en base a datos arrojados en Tabla 7. **Fuente:** elaboración propia.

En Figura 33 se muestra la comparación de los datos del porcentaje de estimaciones de los resultados obtenidos durante la experimentación de prueba de todas las muestras.



Figura 33. Comparación final de estimaciones de porcentaje de fallas relacionadas con EVM. **Fuente:** elaboración propia.

A partir de los resultados que se mencionaron en la Figura 33, se puede determinar los porcentajes de recuperación de cada muestra, estos porcentajes se presentan en la Figura 34.

Descripción	Muestra A	Muestra B	Muestra C	Muestra D	Promedio
% Fallas Antes	4.60%	4.00%	4.40%	4.60%	4.40%
% Fallas Después	2.00%	2.20%	2.80%	2.60%	2.40%
% Diferencia	2.60%	1.80%	1.60%	2.00%	2.00%
% Recuperación	57.00%	45.00%	36.00%	43.00%	45.25%
% Fallas	43.00%	55.00%	64.00%	57.00%	54.75%

Figura 34. Porcentaje de recuperación por muestra. **Fuente:** elaboración propia.

En resumen, el porcentaje de fallas que se presentaron en la prueba de las muestras de los dispositivos de la familia 857xx antes del cambio de las características del elemento de interconexión era de 100% de fallas relacionadas con *EVM*. Vea Figura 35.

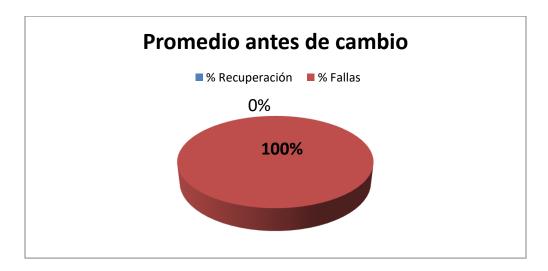


Figura 35. Porcentaje de fallas antes del cambio. Fuente: elaboración propia.

Después del cambio de las características del elemento de interconexión que unen a los generados de señal con las tarjetas moduladoras se obtuvo una mejora en la minimización de las fallas, obteniendo un promedio del 45.25% de recuperación de fallas relacionadas con *EVM*. Vea Figura 36.

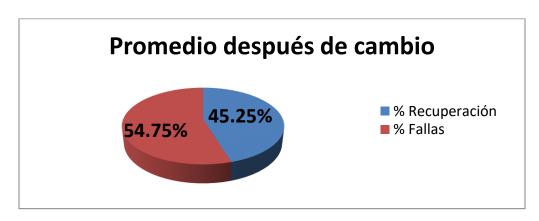


Figura 36. Porcentaje promedio de recuperación después del cambio. **Fuente:** elaboración propia.

5. Discusión, conclusiones y recomendaciones

Conclusiones

Este proyecto estaba enfocado en la problemática que tiene *Skyworks* Mexicali, la cual menciona que en el departamento de producción de la plataforma dragón se está teniendo hasta 4% de fallas mensuales debido a la influencia de mediciones EVM en los productos de la familia 857XX's cuando el Setup se encuentra probando materiales frescos, provocando una reducción en las salidas que afectan monetariamente a la compañía.

Para iniciar con el proceso de investigación se planteó la siguiente pregunta, ¿Cómo mejorar la eficiencia en las pruebas de las mediciones de EVM en la probadora PaxDragon que se adecue más a la familia de producto 857xx que permita disminuya las fallas de EVM?

Con base a la pregunta general se estableció el objetivo de este proyecto, el cual fue proponer una arquitectura de la configuración interna de la probadora que permita minimizar las fallas en las mediciones de tipo *EVM*.

A partir de nuestro objetivo general se plantearon objetivos específicos, para los cuales se definió una metodología dividida en 3 fases, basada en la cual se desarrolló este proyecto y se generaron resultados, todo esto con el fin de ir cumpliendo cada uno de los objetivos planteados y lograr el objetivo del proyecto.

En la primera fase se buscó definir cuáles son los componentes de la arquitectura interna de la probadora que tienen relación con las mediciones de EVM.

Este objetivo se realizó en base a la primera fase planteada en la Metodología explicada en Capitulo 3. En esta fase se usó el manual del proveedor de probadora para identificar los componentes que tienen relación con mediciones EVM.

Por medio del manual otorgado por el proveedor de probadora se puso conocer la composición de la arquitectura de probadora, esta arquitectura se divide en 2, en la externa y en la interna.

Este proyecto se enfocó en la arquitectura interna de la probadora, y por medio del manual de proveedor, se identificaron los componentes que tienen relación con las mediciones de EVM, estos componentes son los generadores de señal, las tarjetas moduladoras y el elemento de interconexión. Para más detalles, vea Capitulo 4 de este Proyecto.

En la segunda fase se buscó proponer cambios en las características de los elementos de interconexión que utilizan los componentes en relación con la medición de EVM.

Este objetivo se realizó en base a la segunda fase planteada en la Metodología explicada en Capitulo 3. En esta fase se identificaron las características que componen al elemento de interconexión que unen a los generadores de señales con las tarjetas moduladoras, esto con la ayuda del manual del proveedor, se realizó un análisis de propuesta que se definió en cambios de las características en el elemento de interconexión.

Definidos los cambios, se realizó la instalación del elemento de interconexión propuesto a la probadora. Para más detalles, vea Capitulo 4 de este Proyecto.

En la tercera fase se buscó Evaluar el desempeño de las mediciones de EVM con los cambios propuestos.

Este objetivo se realizó con base a la tercera fase planteada en la Metodología explicada en Capitulo 3. En esta fase se realizó la experimentación y la evaluación con 3 muestras de dispositivos de la familia 857xx, una con la configuración original y otra con los cambios realizados en las características del elemento de interconexión propuesto.

Una vez obtenido los datos de las pruebas de las muestras de dispositivos de la familia 857xx, se realiza la comparación de datos, esto con la finalidad de obtener los indicadores del desempeño de las pruebas relacionadas con mediciones EVM.

Para más detalles, vea Capitulo 4 de este proyecto.

En resumen el cambio del elemento de interconexión en la configuración interna de la probadora se completó exitosamente, logrando una reducción o recuperación promedio del 45.25% de las fallas relacionadas con mediciones EVM.

Sobre la base de los resultados de la evaluación y comparación de datos obtenidos mediante las pruebas de muestras de dispositivos de la familia 857xx, se pueden estimar las ganancias que pueden ser recuperadas largo plazo en *Skyworks* Mexicali.

En la Figura 37 se presenta comparativa de perdida monetaria entre la perdida de los meses Julio, Agosto y Septiembre de año 2018 planteado en Capitulo 1 contra la perdida que se hubiese presentado de tener los cambios del elemento de interconexión propuesto durante esos mismos meses.

Perdida sin Cambio	Perdida con Cambio
(Dólares)	(Dólares)
\$14,210.00	\$7,779.98

Figura 37. Comparativa de pérdida monetaria de los meses Julio, Agosto y Septiembre de año 2018. **Fuente:** elaboración propia.

La Figura 38 muestra una estimación monetaria aproximada de inversión para este proyecto considerando la cantidad de 22 equipos actuales que se encuentran realizando prueba a los dispositivos de la familia 857xx.

Equipos probando producto 857XX	inversion por Equipo (Dólares)	Tota	l de Inversión (Dólares)
22	100	\$	2,200.00

Figura 38. Estimación monetaria aproximada de inversión para el proyecto propuesto.

Fuente: elaboración propia.

El objetivo de este proyecto el cual era Proponer una arquitectura de la configuración

interna de la probadora que permita minimizar las fallas en las mediciones de tipo EVM

se cumplió exitosamente.

Finalmente se puede concluir que el elemento de interconexión que une a los

componentes que tienen relación con mediciones de EVM tiene influencia durante el

proceso de prueba del dispositivo de la familia 857xx, por lo que la hipótesis planteada

en este proyecto se cumple satisfactoriamente.

Recomendaciones

Las recomendaciones que se pueden aportar durante el proceso de realización

de este proyecto, es la de tener en cuenta que se pueden realizar diversos cambios en

los elementos de la configuración interna de una probadora para la mejora de mediciones

de EVM, siempre y cuando las características del elemento o componente a cambiar

puedan ser validadas y sean compatibles o cumplan con las especificaciones de

medición.

Las implicación de este proyecto es la de llevar acabo la calibración de la probadora una

vez que se cambie el elemento interconector, específicamente la etapa de corriente

continua a las tarjetas moduladoras, con el fin de adecuar los nuevos cambios del

elemento de interconexión y garantizar la fidelidad de los resultados de las pruebas del

dispositivo.

Limitaciones

El tiempo de prueba para los productos de la familia 857XX está limitado por la cantidad

de piezas requeridas por el cliente.

47

Esta propuesta fue probada con un sistema que realiza mediciones a dispositivos de la familia 857xx, se desconoce el desempeño que se tendrá con otras familias de productos.

Los resultados de este proyecto son fundamentales para futuras investigaciones que se enfoquen a fallas derivadas por mediciones de EVM en dispositivos semiconductores.

Los cambios a estos elementos no son lo suficiente para erradicar el problema de raíz, dando pie a que este proyecto atribuya de conocimiento previo a futuras investigaciones que estén enfocadas a la reducción de fallas de EVM.

Los conocimientos obtenidos en este proyecto proporcionaran una visión más clara de aquellos componentes de la arquitectura interna de la probadora que tienen relación con mediciones de EVM, dando paso a nuevas propuestas hacia la arquitectura interna de la probadora que permitan reducir las fallas derivadas de mediciones EVM.

Referencias

Alavi, S., Amiri, I., Idrus, S., & Supa'at, A. (2015). Generation and wired/wireless transmission of IEEE802.16m signal using solitons generated by microring resonator. Optical & Quantum Electronics, 47(5), 975-984.

Amiri, I., Alavi, S., Ahmad, H., Supa'at, A., & Fisal, N. (2015). Numerical computation of solitonic pulse generation for terabit/sec data transmission. Optical & Quantum Electronics, 47(7), 1765-1777.

Ben Ezra, Y., & Lembrikov, B. (2015). UWB system optical link based on a quantum-dot-in-a-well (QDWELL) laser. Optical & Quantum Electronics, 47(6), 1527-1533.

Cheaito, A., Hélard, J., Crussière, M., & Louët, Y. (2016). EVM derivation of multicarrier signals to determine the operating point of the power amplifier considering clipping and predistortion. EURASIP Journal On Wireless Communications & Networking, 2016(1), 1-16.

CAO, L., ZHOU, J., NI, D., & ZHAO, S. (2014). Low-Cost Front End Receives 9 GHz. Microwaves & RF, 53(4), 58-65.

Chen, M.-H., Han, K.-W., Yang, M.-H., & Sun, X.-W. (2012). Effects of phase-locked loop bandwidth on error vector magnitude in transmitter. Journal of Electromagnetic Waves & Applications, 26(10), 1315–1322. https://ebiblio.cetys.mx:4083/10.1080/09205071.2012.699390

FRENZEL, L. (2013). Understanding Error Vector Magnitude. Electronic Design, 61(13), 42-46.

Gallion, P., Gosset, C., You, X., & Zhou, J. (2015). Intrinsic error vector magnitude on pulsed local oscillator coherent optical receiver measurements. Optical & Quantum Electronics, 47(12), 3775–3782. https://ebiblio.cetys.mx:4083/10.1007/s11082-015-0245-8

Hasan, A., & Helaoui, M. (2014). Performance Driven Six-Port Receiver and Its Advantages over Low-IF Receiver Architecture. Journal of Electrical & Computer Engineering, 1-8.

Halder, A., & Barman, A. (2017). Adaptive pre-compensation of LEDs for improved decoding of N-CSK in visible light communication. Optical & Quantum Electronics, 49(3), 1-15.

Halder y Chatterjee (2005). Low-cost alternate EVM test for wireless receiver systems. En Semantic Scholar. Recuperado de https://www.semanticscholar.org/paper/Low-cost-alternate-EVM-test-for-wireless-receiver-Halder-Chatterjee/a9e9a44ae883215b46da0235782f656df739407a.

Lipovac, A., Lipovac, V., & Njemčević, P. (2018). Suppressing the OFDM CFO-Caused Constellation Symbol Phase Deviation by PAPR Reduction. Wireless Communications & Mobile Computing, 1-8.

MATEJKA, S. (2016). Analysis of Intermodulation Distortion in OFDM Based Transmitter Using EER Technique. Radioengineering, 25(2), 390-398.

Sindhadevi, M., Malathi, K., Henridass, A., & Shrivastav, A. (2017). Signal Integrity Performance Analysis of Mutual Coupling Reduction Techniques Using DGS in High Speed Printed Circuit Boards. Wireless Personal Communications, 94(4), 3233-3249

Uthirajoo, E., Ramiah, H., Kanesan, J., & Reza, A. W. (2014). Wideband LTE Power Amplifier with Integrated Novel Analog Pre-Distorter Linearizer for Mobile Wireless Communications. Plos ONE, 9(7), 1-16.

Zhaoyuan, K., & Wei, J. (2015). The design of bidirectional ROF system based on CO-OFDM. Optical & Quantum Electronics, 47(5), 1165-1175.